

MN6163A, MN6163AS

VTRカラー信号処理回路用 CMOS LSI CMOS LSI's for Color Signal Processing

■ 概要

MN6163A, MN6163ASは、VHS方式VTRのカラー信号処理回路用CMOS LSIで、デジタル信号処理部が1チップに集積されています。AN6366Nとの組み合わせで、NTSC方式の2H/4H/6Hの各モードのカラー信号処理ができます。また、AN6367との組み合わせで、PAL/擬似SECAM/擬似NTSCの3方式のカラー信号処理ができます。

■ Description

The MN6163A, MN6163AS are CMOS circuits for use in VTR color signal processing circuitry for VHS system video tape recorders.

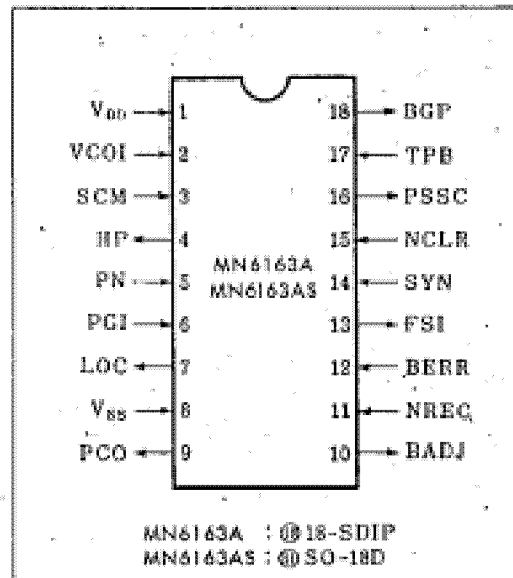
The MN6163A(MN6163AS) and AN6366N configurations are used for the NTSC VTR system (2, 4 and 6 hours).

The MN6163A(MN6163AS) and AN6367 configurations are used for the PAL/SECAM(625 lines, 50 fields) and modified NTSC (4.43MHz, 525 lines, 60 fields) VTR systems.

■ 特徴

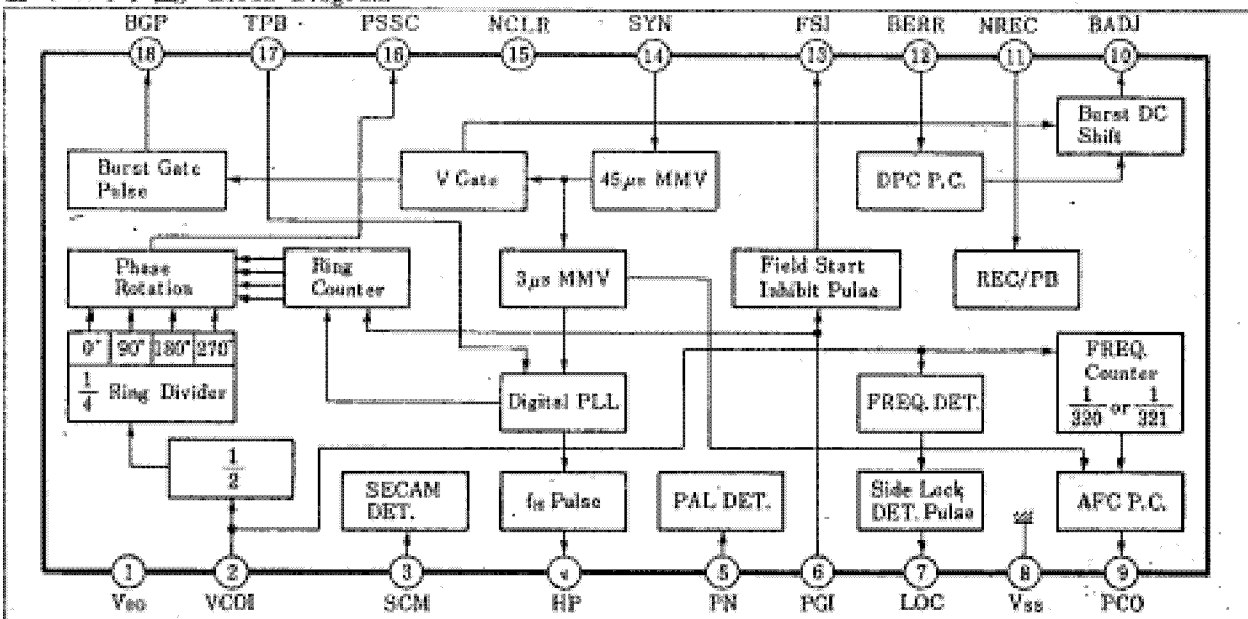
- 記録時は、AFC (Automatic Frequency Control) と REC APC (Automatic Phase Control) とにより、ビデオカラー信号を低域周波数に変換できる。
- 再生時は、P.B. APCとサイドロック検出回路とにより、低域に変換されたカラー信号を元の色副搬送波周波数のビデオカラー信号に変換できる。
- MN6163A, MN6163ASは、次の機能を有する。
ロータリー回路、DPLL (Digital Phase Locked Loop)

■ 端子配置図/Pin Assignment



- サイドロック検出回路、フィールドスタートインhibitパルス発生回路、バーストアジャストパルス発生回路、バーストゲートパルス発生回路、モノマルチ回路、位相比較回路。
- 小型化、簡易化ができ、高信頼性。
- 5V, 3mAの低消費電力。
- MN6163A: 18ピンプラスチックSDIPパッケージ
MN6163AS: 18ピンパナフラットパッケージ (SO-18D)

■ ブロック図/Block Diagram



T-77-07-09

■ 絶対最大定格/Absolute Maximum Ratings (Ta=25°C)

Item	Symbol	Rating	Unit
電源電圧	V _{DD}	-0.3~+8.0	V
入力電圧	V _I	-0.3~V _{DD} +0.3	V
出力電圧	V _O	-0.3~V _{DD} +0.3	V
動作周囲温度	T _{oper}	-10~+70	°C
保存温度	T _{stg}	-55~+125	°C

■ 動作条件/Operating Conditions (V_{SS}=0V, Ta=25±2°C)

Item	Symbol	Condition	min.	typ.	max.	Unit
電源電圧	V _{DD}		4.5	5.0	5.5	V
VCO入力周波数	f _{VCO}	NTSC		5.03		MHz
		PAL		5.02		MHz
VCO入力振幅	V _{VCO}	Cカット(C=1,000pF) Sin波入力	0.3	0.5		V _{rms}

■ DC電気的特性/DC Electrical Characteristics

(V_{DD}=5V, V_{SS}=0V, Ta=25±2°C, f_{VCO}=5.03MHz/NTSC, 5.02MHz/PAL・SECAM)

Item	Symbol	Condition	min.	typ.	max.	Unit	
電源電流	I _{DD}	無負荷			3	mA	
消費電力	P _{DD}	無負荷			15	mW	
入力端子1 PGI, SYN	入力電圧ハイレベル	V _{IH1}	3.5		V _{DD}	V	
	入力電圧ローレベル	V _{IL1}	V _{SS}		1.5	V	
入力端子2 SCMLN, NREC, BERH, TPB (プルロー付)	入力電圧ハイレベル	V _{IH2}	3.5		V _{DD}	V	
	入力電圧ローレベル	V _{IL2}	V _{SS}		1.5	V	
入力端子3 NCLR (プルハイ付)	入力電圧ハイレベル	V _{IH3}	3.5		V _{DD}	V	
	入力電圧ローレベル	V _{IL3}	V _{SS}		1.5	V	
出力端子1 HP, PSSC	出力電流ハイレベル	I _{OH1}	V _{OH1} =3.5V	-0.5		mA	
	出力電流ローレベル	I _{OL1}	V _{OL1} =1.5V	0.5		mA	
出力端子2 LOC, PCO, BA01, BG1 (3値出力)	出力電流ハイレベル	I _{OH2}	V _{OH2} =2.5V	-2.5	-5.0	mA	
	出力電流ローレベル	I _{OL2}	V _{OL2} =2.5V	2.5	5.0	mA	
出力端子3 PSI	出力電流ハイレベル	I _{OH3}	V _{OH3} =5.0V, 0V(ハイインピーダンス状態)			±5	μA
	出力電流ローレベル	I _{OL3}	V _{OL3} =0.7V	0.5		mA	

■ AC電気的特性/AC Electrical Characteristic

(V_{DD}=5V, V_{SS}=0V, Ta=25±2°C, f_{VCO}=5.03MHz/NTSC, 5.02MHz/PAL・SECAM)

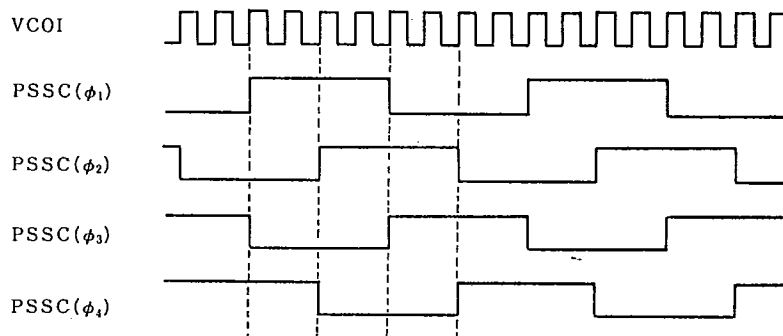
Item	Symbol	Condition	min.	typ.	max.	Unit
PSSC端子	V _{OH} /V _{OL}	SECAMモード			-40	dB

■ 端子説明

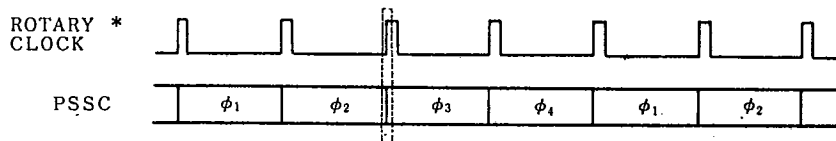
端子番号	記号	端子名	説明													
1	V _{DD}	電源端子	"H" 電位: 5V													
8	V _{SS}	電源端子	"L" 電位: GND													
2	VCOI	VCO クロック入力	VCOからのクロック入力端子 容量を外付し、直流カットで入力する。 発振周波数 $f_{vco} = \begin{cases} 5.03\text{MHz} & (320f_H: \text{NTSC}) \\ 5.02\text{MHz} & (321f_H: \text{PAL, SECAM}) \end{cases}$													
3	SCM	NTSC-PAL-SECAM 選択入力	"H"電位入力でSECAM方式を選択(プルロー抵抗付) NTSC, PAL方式では入力"OPEN"または"L"電位入力とする。													
5	PN	NTSC-PAL-SECAM 選択入力	"H"電位入力でPAL-SECAM方式を選択(プルロー抵抗付) NTSC方式では"L"入力または"OPEN"にする。													
11	NREC	REC, P.B. 選択入力	記録時"L"入力または"OPEN"にする。 再生時"H"入力。(プルロー抵抗付)													
15	NCLR	システムクリア入力	テストモード。システムの初期設定を行う。(プルハイ抵抗付)													
14	SYN	同期信号入力	ビデオ信号より分離した複合同期信号(Composite Sync.)入力 端子。(正極性パルス入力)													
18	BGP	バーストゲート パルス出力	3値の負極性パルス。3.6 μ s幅(ハイインピーダンス出力:バースト up-down用)と2.8 μ s幅("L"電位出力:位相比較用)の2値 のパルスを重畳。 H-SYNCの立上りから、3.8 μ s遅れて出力され、垂直同期期間中 は出力されない。													
4	HP	水平パルス出力	H-SYNC立上りから2.4 μ s遅れた幅4 μ sの正極性パルス出力、 DPLLの出力。(特殊再生用)													
9	PCO	位相比較器出力	H-SYNCの立上りを基準とし、 f_{vco} を分周して得た f_H との位相差 を進み期間"H"電位、遅れ期間"L"電位、他の期間ハイイン ピーダンス出力として出力する。													
17	TPB	特殊再生選択入力	特殊再生時"H"入力。(プルロー抵抗付) ● ROTARYのクロック入力をDPLL出力からH-SYNCに切 り換える。 ● FSI期間、LOC出力禁止を中止する。 ● PALモード時、BADJ出力を禁止。 NTSC-4H, PAL-6H, 4ヘッド機対応													
16	PSSC	低域変換 色副搬送波 出力	ROTARYした低域変換色副搬送波(f_s)を出力する。 $f_s = \begin{cases} 40f_H & (629\text{kHz}) \cdots \text{NTSC} \\ 40\frac{1}{2}f_H & (627\text{kHz}) \cdots \text{PAL, SECAM} \end{cases}$ <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th colspan="2"></th> <th>NTSC</th> <th>PAL</th> <th>SECAM</th> </tr> </thead> <tbody> <tr> <td rowspan="2">PGI [パルス] [パルス]</td> <td>"L"</td> <td>1Hごとに 90°遅れ位相</td> <td>1Hごとに 90°遅れ位相</td> <td rowspan="2">位相一定</td> </tr> <tr> <td>"H"</td> <td>1Hごとに 90°遅れ位相</td> <td>位相一定</td> </tr> </tbody> </table>			NTSC	PAL	SECAM	PGI [パルス] [パルス]	"L"	1Hごとに 90°遅れ位相	1Hごとに 90°遅れ位相	位相一定	"H"	1Hごとに 90°遅れ位相	位相一定
		NTSC	PAL	SECAM												
PGI [パルス] [パルス]	"L"	1Hごとに 90°遅れ位相	1Hごとに 90°遅れ位相	位相一定												
	"H"	1Hごとに 90°遅れ位相	位相一定													
6	PGI	ヘッドSWパルス入力	ヘッド切替信号入力端子													
10	BADJ	バースト補正 パルス出力	PAL再生時のみ出力される(3値出力)。通常ハイインピーダンス 出力で、バーストゲートタイミングに2.8 μ s幅の"H"電位パルス と"L"電位パルスを交互に出力する。													
13	FSI	フィールドスタート インヒビットパルス出力	PGI入力の変化タイミングから15~17H幅の正極性パルスを出力 する。													
12	BERR	バースト補正 エラーパルス入力	PAL再生時16H期間中に6発以上パルスが入力された場合エラー と判定し、6発目のパルスが入力された時点でBADJパルス出力 の位相を反転する。(プルロー抵抗付)													
7	LOC	サイドロック検出出力	VCOの周波数が規定範囲にあるか否かを8H期間で判定する。通 常ハイインピーダンス出力であるが、周波数が低い場合、8Hに1 回1H幅の"L"電位パルスを、高い場合、8Hに1回1H幅の"H" 電位パルスを出力する。垂直同期期間(FSIの"H"期間)は出力しない。 j NTSC: $(320-1.25)f_H < f_{vco} < (320+1.5)f_H$ k PAL: $(321-1.1)f_H < f_{vco} < (321+0.9)f_H$													

■ タイミング図/Timing Diagram

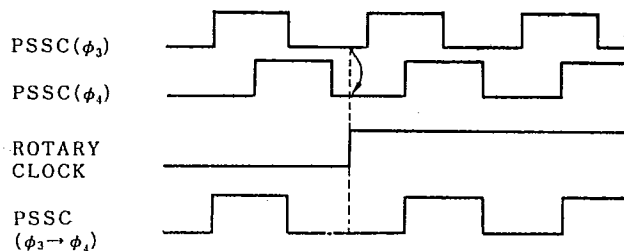
1. ロータリ回路(PSSC出力)



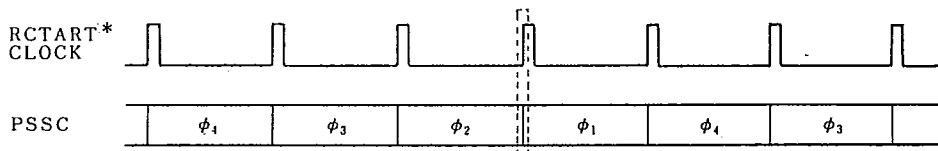
① NTSC (PGI="L"), PAL (PGI="L") モード



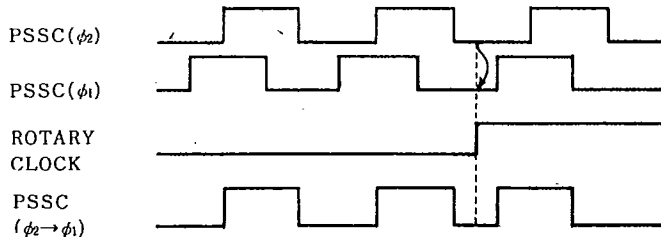
● ROTARY CLOCK 入力時の PSSC 切換えの一例(上図 [] の拡大を示す)



② NTSC (PGI="H") モード



● ROTARY CLOCK 入力時の PSS 切換えの一例(上図 [] の拡大を示す)



③ PAL (PGI="L"), SECAM モード

・ ROTARY CLOCK による PSSC 出力の切換えなし。
・ 1 相出力。

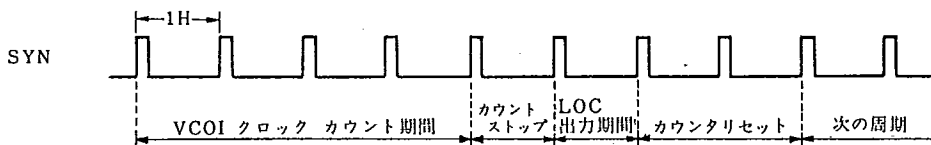
* ROTARY CLOCK について

通常再生時 (TPB="L") : f_{DPLL} (DPLL 回路出力)

特殊再生時 (TPB="H") : f_{MM} (モノマルチ回路出力)

2. サイドロック検出回路 (LOC出力)

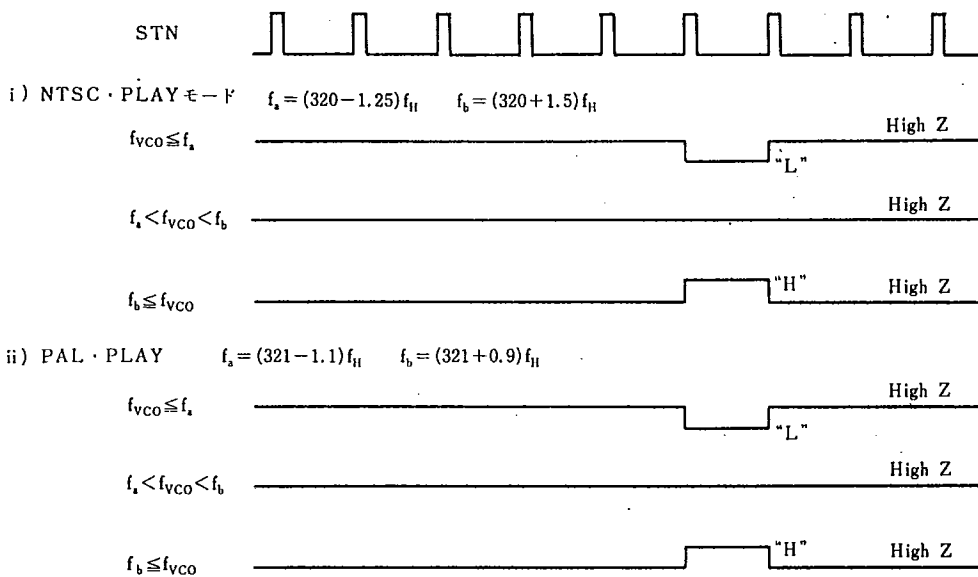
① NTSC・PLAY, PAL・PLAY



上図のようにLOCは、1周期8H期間とし、VCOIクロックカウント期間(4H)内に入力されるクロック数により“H”、*High Z、“L”の3値を1H期間出力する。

f_{vco} : VCO入力周波数
 f_s : LOC="L"とする上限周波数
 f_b : LOC="H"とする下限周波数

NTSC・PLAY, PAL・PLAYモードにおけるLOC出力波形

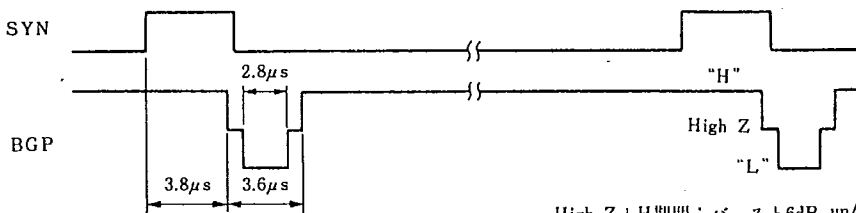


• 垂直同期期間は、ハイインピーダンス状態。ただし、特殊再生時(TPB="H")は通常出力。

② NTSC・REC, PAL・REC, SECAMモード

ハイインピーダンス状態。

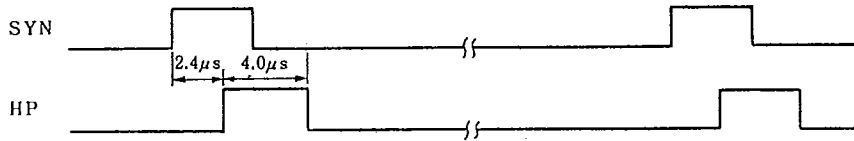
3. バーストゲートパルス発生回路 (BGP出力)



High Z + H期間 : バースト6dB up/down用タイミング
 High Z + L期間 : APC位相比較用タイミング

• 垂直同期期間は“H”出力。ただし、特殊再生時(TPB="H")は通常出力。

4. DPLL回路(HP出力)

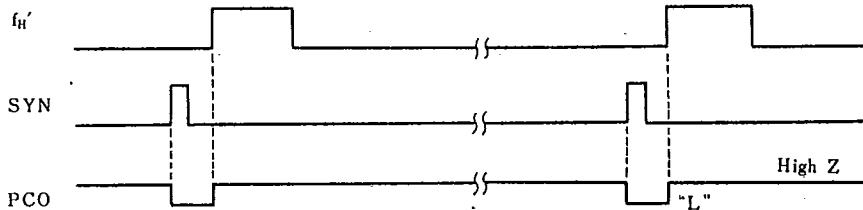


5. 位相比較回路(PCO出力)

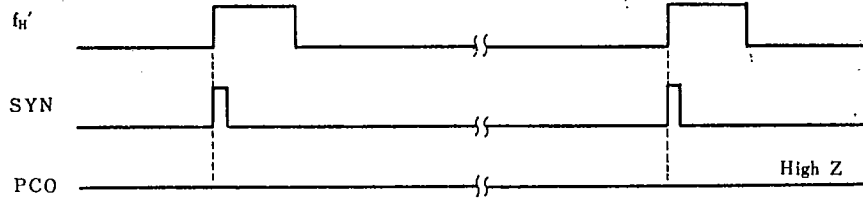
① NTSC・REC, PAL・REC, SECAMモード

VCO入力(f_{vco})をn分周して得た f_H' と、H-SYNC(f_H)との位相差を比較する。
(NTSC: 320分周, PAL・SECAM: 321分周)

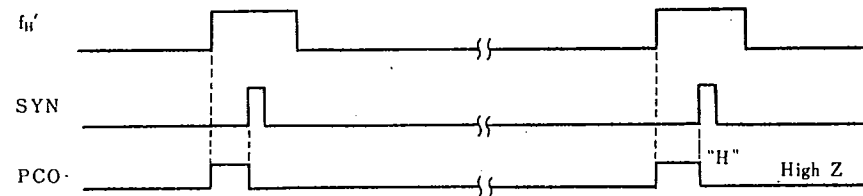
i) SYNに対し f_H' が遅れ位相



ii) SYNと f_H' とが同相



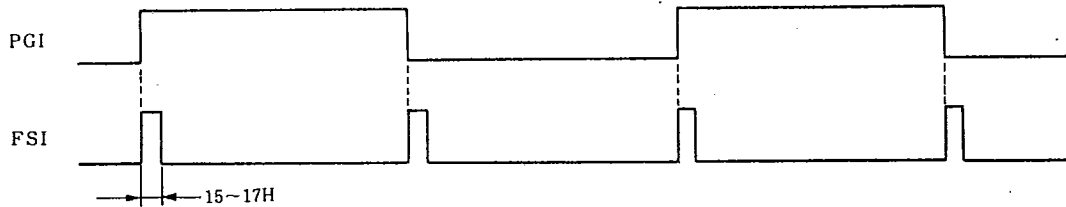
iii) SYNに対し f_H' が進み位相



② NTSC・PLAY, PAL・PLAYモード

ハイインピーダンス状態。

6. フィールドスタートインビットパルス発生回路(FSI出力)

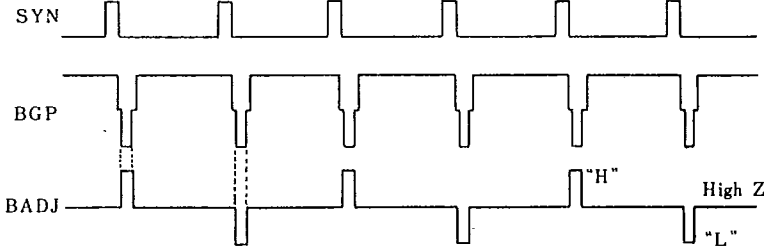


T-77-07-09

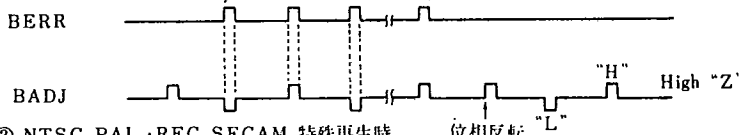
7. バーストアジャストパルス発生回路 (BADJ出力)

① PAL・PLAY

i) BERRパルス入力のないとき



ii) BERRパルス入力ありのとき (バーストBADJとが同極体になったとき)
16期間中にBERR 6パルス以上入力によりBADJは位相反転する。

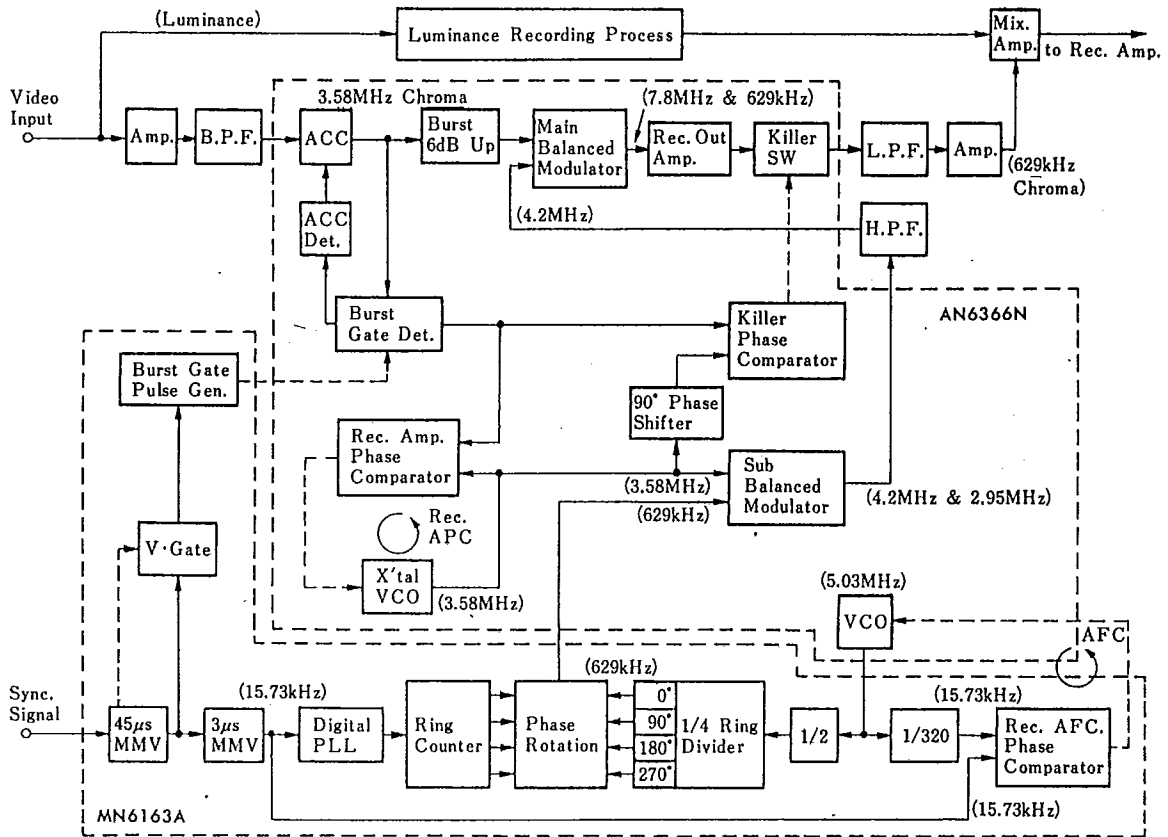


② NTSC, PAL・REC, SECAM, 特殊再生時
(TPB="H") ハイインピーダンス状態。

■ VTR 記録カラー信号処理回路ブロック図/VTR Recording Color Signal Processing Block Diagram

● NTSC SYSTEM 記録時の動作

REC APC ループにより、水晶発振信号 (X'tal VCO) とカラーバーストを位相同期させ、AFC ループにより、VCO 発振周波数を低域周波数 (40ft) の8倍に自動調整します。



T-77-07-09

■ VTR 再生カラー信号処理回路ブロック図

VTR Playback Color Signal Processing Block Diagram

● NTSC SYSTEM 再生時の動作

P.B.APC ループにより、水晶発振信号 (X'tal OSC) にカラーバーストを位相同期させ、サイドロック検出回路により、VCO 発振周波数を低域周波数 (40ft) の8倍近傍に自動調整します。

